

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
27 décembre 2002 (27.12.2002)

PCT

(10) Numéro de publication internationale
WO 02/103772 A2

(51) Classification internationale des brevets⁷ :
H01L 21/3065, 21/764, 21/762, 21/316

PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoud-
seweg, NL-15621 BA Eindhoven (NL).

(21) Numéro de la demande internationale :
PCT/FR02/02029

(72) Inventeurs; et

(22) Date de dépôt international : 13 juin 2002 (13.06.2002)

(75) Inventeurs/Déposants (*pour US seulement*) : **MARTY, Michel** [FR/FR]; Le Meinget, F-38760 Saint Paul de
Varces (FR). **FORTUIN, Arnoud** [FR/FR]; 226 rue Victor
Hugo, F-38920 Crolles (FR). **ARNAL, Vincent** [FR/FR];
8 place Jean Moulin, F-38000 Grenoble (FR).

(25) Langue de dépôt : français

(26) Langue de publication : français

(74) Mandataire : **POULIN, Gérard**; c/o Brevalect, 3, rue du
Docteur Lancereaux, F-75008 Paris (FR).

(30) Données relatives à la priorité :
01/07774 14 juin 2001 (14.06.2001) FR

(81) États désignés (*national*) : JP, US.

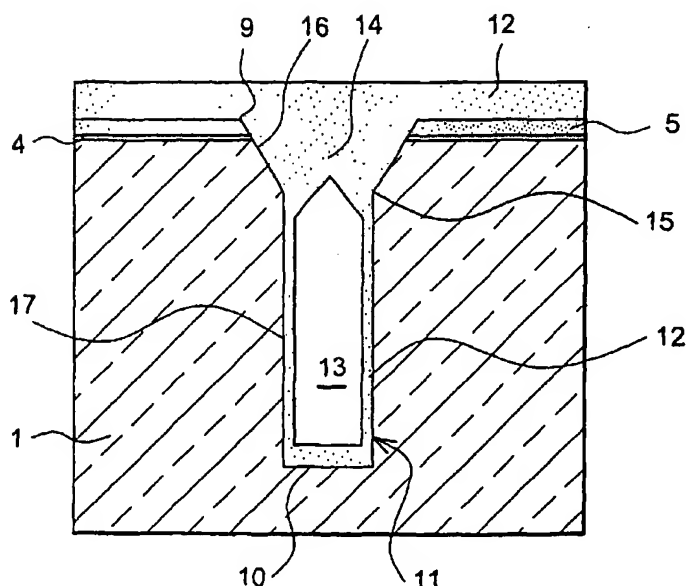
(71) Déposants (*pour tous les États désignés sauf US*) : **STMI-
CROËLECTRONICS S.A.** [FR/FR]; 29 boulevard Ro-
main Rolland, F-92120 Montrouge (FR). **KONINKLIJKE**

(84) États désignés (*régional*) : brevet européen (AT, BE, CH,
CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT,
SE, TR).

[Suite sur la page suivante]

(54) Title: DEEP INSULATING TRENCH AND METHOD FOR PRODUCTION THEREOF

(54) Titre : TRANCHEE D'ISOLEMENT PROFONDE ET PROCEDE DE REALISATION



(57) Abstract: The invention relates to a deep insulating trench, comprising side walls (11) and a base (10), embodied in a semiconductor substrate (1). The side walls (11) and the base (10) are coated with an electrically insulating material (12) which defines an empty cavity (13) and forms a plug (14) to seal the cavity (13). The side walls (11) are embodied with a neck (15) for determining the position of the plug (15) and a first section (16) which tapers out towards the neck (15) with increasing separation from the base (10). The above is particularly suitable for application in bipolar circuits and BiCMOS.

[Suite sur la page suivante]

WO 02/103772 A2



Publiée :

— sans rapport de recherche internationale, sera republiée
dès réception de ce rapport

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) Abrégé : Il s'agit d'une tranchée d'isolement profonde comportant des flancs (11) et un fond (10) réalisés dans un substrat semi-conducteur (1). Les flancs (11) et le fond (10) sont tapissés d'un matériau électriquement isolant (12) qui délimite une cavité vide (13) et qui forme un bouchon (14) pour fermer la cavité (13). Les flancs (11) de la tranchée sont configurés avec un col (15) qui détermine la position en profondeur du bouchon (14) et une première portion (16) qui s'évase depuis le col (15) en s'éloignant du fond (10). Application notamment aux circuits bipolaires et BiCMOS.

TRANCHEE D'ISOLEMENT PROFONDE ET PROCEDE DE REALISATION**DESCRIPTION****5 DOMAINE TECHNIQUE**

La présente invention est relative à la fabrication de circuits intégrés et notamment de circuits dans des technologies bipolaires ou BiCMOS. Les tranchées d'isolement profondes creusées dans le substrat sont destinées à isoler les différents composants du circuit entre eux et à minimiser les composantes parasites qui existent entre les structures. Elles sont connues par la dénomination anglo-saxonne de DTI pour Deep Trench Isolation. Par 10 profonde on veut dire que la profondeur des tranchées est supérieure à leur largeur et qu'elle est largement supérieure à la profondeur des couches enterrées qui se trouvent dans le substrat. Ces tranchées profondes permettent de séparer ces couches enterrées N+ et P+ et 15 par là même de diminuer la composante périmétrique de la capacité collecteur/substrat. Ces capacités interviennent dans le calcul du bruit des circuits et sur la fréquence d'oscillation des transistors bipolaires. 20

25 ETAT DE LA TECHNIQUE ANTERIEURE

Les tranchées d'isolement profondes entourent les transistors bipolaires et elles sont remplies de matériau électriquement isolant. Dans les circuits en silicium qui est de loin le matériau le 30 plus utilisé dans l'industrie microélectronique, le

matériau utilisé est généralement de l'oxyde de silicium.

Il existe aujourd'hui diverses méthodes de réalisation de ces tranchées d'isolement profondes.

5 Elles peuvent être réalisées en fin de procédé après la réalisation des transistors ou bien en début de procédé avant la réalisation des transistors.

Lorsque les tranchées sont faites en fin de procédé, leur périmètre est grand, du fait qu'il ne
10 faut évidemment pas couper les éléments du transistor. La composante surfacique de la capacité collecteur/substrat est inchangée avec ou sans tranchée profonde. Le gain sur la composante périmétrique réside dans le fait que la valeur de la capacité par unité de longueur
15 de la tranchée est inférieure à la capacité de jonction existant en l'absence de tranchée. Avec de telles tranchées, le gain total sur la capacité collecteur/substrat est limité.

En réalisant les tranchées en début de
20 procédé, on peut limiter leur périmètre car il est possible alors d'empiler, par exemple, la prise de contact de la base au dessus de la tranchée. On réduit la capacité périmétrique collecteur/substrat par rapport à la configuration précédente. Mais une fois
25 que les tranchées sont remplies de matériau électriquement isolant, le substrat va être soumis à un certain nombre de cycles thermique pour la réalisation des transistors ou d'autres composants et ces cycles vont générer des contraintes mécaniques importantes
30 entre le substrat et le matériau de remplissage, ces contraintes étant générées par la différence des

coefficients de dilatation thermiques entre le silicium et le matériau de remplissage des tranchées. Entre le silicium et le dioxyde de silicium couramment utilisé pour remplir les tranchées, la différence dans les
5 coefficients de dilatation thermique est de l'ordre de la décade.

Au delà d'un seuil de contraintes, on peut générer des dislocations dans le matériau du substrat. Lorsque les dislocations coupent les jonctions, les
10 courants de fuite des jonctions sont très importants et le circuit est inutilisable. Cet inconvénient est très limité dans le cas où les tranchées sont réalisées en fin de procédé car le circuit ne subit plus alors après le remplissage des tranchées de cycles à des
15 températures élevées.

Pour limiter l'apparition de ces dislocations, il a été proposé d'utiliser, dans le cas où les tranchées sont réalisées en début de procédé, un remplissage composite avec deux matériaux différents,
20 par exemple on peut recouvrir ses flancs et son fond d'une couche d'oxyde et remplir tout l'intérieur de silicium polycristallin. Mais la valeur de la capacité linéaire d'un remplissage composite est supérieure à la valeur d'un remplissage avec de l'oxyde, la
25 permittivité relative du silicium polycristallin étant trois à quatre fois plus importante que celle du dioxyde de silicium.

EXPOSÉ DE L'INVENTION

La présente invention propose au contraire
30 une tranchée d'isolement profonde dont la capacité

d'isolement est minimisée et qui n'apporte pas de risque de dislocation du substrat.

Pour y parvenir la tranchée d'isolement profonde comporte des flancs et un fond dans un substrat semi-conducteur, ces flancs et ce fond sont tapissés d'un matériau électriquement isolant. Ce même matériau électriquement isolant délimite une cavité vide et forme un bouchon pour fermer la cavité. Les flancs de la tranchée sont configurés avec un col qui détermine la position en profondeur du bouchon et une première portion qui s'évase depuis le col en s'éloignant du fond.

En aménageant dans la cavité un vide, c'est-à-dire un espace sans matériau solide mais avec de l'air et/ou des gaz résiduels, on réduit la capacité parasite de la tranchée car la permittivité relative de l'air et/ou des gaz résiduels est de l'ordre de 1 alors que celle du matériau électriquement isolant, généralement de l'oxyde de silicium, est supérieure à 4.

Du fait de la présence de la cavité vide et du volume réduit du matériau électriquement isolant qui ne fait que tapisser les flancs et le fond de la tranchée profonde, les risques de dislocation dans le substrat sont réduits. La couche de matériau électriquement isolant qui délimite la cavité vide possède une relative élasticité, caractéristique que ne possède pas un bloc massif.

La première portion aura une profondeur dans le substrat semi-conducteur comprise entre environ 0,2 et 1 micromètre.

La première portion évasée peut avoir une pente comprise entre environ 50 et 85 degrés.

La plus grande largeur de la première portion pourra être égale à environ deux fois la
5 largeur du col.

Entre le col et le fond, les flancs peuvent comporter une seconde portion dans laquelle ils sont sensiblement parallèles.

Mais si l'on veut maximiser le volume de la
10 cavité vide, il est préférable que les flancs comportent une seconde portion entre le col et le fond, cette seconde portion s'évasant depuis le col en se rapprochant du fond. Les flancs ont alors le profil d'une bouteille.

15 Dans un autre mode de réalisation, les flancs peuvent comporter une seconde portion qui est bombée entre le col et le fond. Les flancs ont alors le profil d'une bonbonne.

Quant au fond il peut être bombé ou être
20 sensiblement plat.

La tranchée d'isolement profonde est généralement destinée à coopérer avec une tranchée d'isolement peu profonde creusée dans le substrat semi-conducteur et pleine de matériau électriquement
25 isolant. Elle comporte un fond et des flancs. La partie la plus large de la première portion débouche alors dans le fond de la tranchée d'isolement peu profonde.

L'invention concerne également un circuit intégré qui comporte au moins une tranchée d'isolement
30 profonde ainsi définie et un appareil électronique ou

électrique qui comporte au moins un tel circuit intégré.

La présente invention concerne aussi un procédé de réalisation d'une tranchée d'isolement
5 profonde dans un substrat semi-conducteur, cette tranchée possédant un fond, des flancs et une ouverture. Il comporte les étapes suivantes :

dépôt sur le substrat d'une couche de matériau électriquement isolant pour réaliser un masque
10 dur ;

gravure dans le masque dur d'une ouverture correspondant à celle de la tranchée ;

gravure à travers le masque dur, dans le matériau semi-conducteur, des flancs et du fond de la
15 tranchée en prévoyant un col entre le fond et l'ouverture et en réalisant une première portion des flancs qui est rétrécie depuis l'ouverture vers le col puis une seconde portion des flancs comprise entre le col et le fond ;

20 élimination du masque dur ;

dépôt non conforme d'un matériau électriquement isolant qui tapisse les flancs et le fond, qui délimite une cavité vide et qui forme un bouchon pour fermer la cavité.

25 La gravure de la tranchée peut se faire par plasma avec un mélange gazeux ayant de premières proportions pour réaliser la première portion des flancs et de secondes proportions pour réaliser la seconde portion des flancs.

Le mélange gazeux peut contenir de l'acide bromhydrique HBr, de l'oxygène O₂ et de l'hexafluorure de soufre SF₆.

5 Le mélange gazeux contiendra une plus grande proportion d'hexafluorure de soufre SF₆ pour réaliser la seconde portion des flancs qu'il n'en contient pour réaliser la première portion des flancs.

10 Le procédé peut comporter, après l'étape de gravure, une étape de recuit thermique visant à restaurer l'état de surface des flancs et du fond.

Le procédé peut comporter après l'étape de gravure, une étape d'implantation ionique au niveau de la tranchée; cette implantation ionique étant d'un type opposé au type du substrat semi-conducteur.

15 Le matériau électriquement isolant déposé pour tapisser les flancs et le fond peut être dopé, l'étape de dépôt étant suivie d'une étape de recuit thermique rapide provoquant un fluage du matériau électriquement isolant.

20 Le procédé selon l'invention peut comporter une étape de retrait, en surface, du matériau électriquement isolant déposé pour tapisser le fond et les flancs et si nécessaire une étape de planarisation en surface.

25 Lorsque la tranchée d'isolement profonde coopère avec une tranchée d'isolement peu profonde avec des flancs et un fond, l'ouverture de la tranchée d'isolement profonde débouchant dans le fond de la tranchée d'isolement peu profonde, le procédé peut
30 comporter une étape de gravure de la tranchée d'isolement peu profonde avant l'étape de dépôt du

matériau électriquement isolant réalisant le masque dur.

Dans ce mode de réalisation, l'étape de dépôt non conforme du matériau électriquement isolant contribue à remplir la tranchée d'isolement peu profonde.

BREVE DESCRIPTION DES DESSINS

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description qui suit illustrée par les figures jointes.

Les figures 1A, 1B, 1C représentent, en coupe transversale, plusieurs exemples de tranchées d'isolement profondes conformes à l'invention.

Les figures 2A à 2H illustrent le déroulement des étapes d'un procédé de réalisation d'une tranchée d'isolement profonde conforme à l'invention.

La figure 3 représente une coupe transversale d'une tranchée d'isolement profonde selon l'invention qui coopère avec une tranchée d'isolement peu profonde.

Les figures 4A à 4E illustrent le déroulement des étapes d'un procédé de réalisation d'une tranchée d'isolement profonde conforme à l'invention, cette tranchée d'isolement profonde coopérant avec une tranchée d'isolement peu profonde réalisée en même temps.

La figure 5 montre schématiquement un appareillage électronique ou électrique selon l'invention.

EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS

Des exemples de tranchées profondes selon l'invention sont illustrés aux figures 1A à 1C. On a représenté schématiquement un circuit intégré avec un substrat 1 en matériau semi-conducteur d'un type dans lequel une tranchée d'isolement profonde a été creusée.

La tranchée d'isolement profonde comporte un fond 10, des flancs 11 et une ouverture 9. Selon l'invention, le fond 10 et les flancs 11 creusés dans le matériau semi-conducteur, sont recouverts d'un matériau électriquement isolant 12 qui délimite une cavité vide 13 fermée en profondeur par un bouchon 14, les flancs 11 comportant un col 15 qui définit la position du bouchon 14 et une première portion 16 qui s'évase depuis le col 15 vers l'ouverture 9 en s'éloignant du fond 10. La pente de cette première portion 16 est dite positive.

La plus grande largeur de la première portion 16 pourra être égale à environ deux fois la largeur du col 15.

Par cavité vide 13, on entend une cavité qui est vide de matériau solide. Dans la partie vide se trouve de l'air et/ou des gaz résiduels qui se forment lors du remplissage de la tranchée avec le matériau électriquement isolant 12.

Entre le col 15 et le fond 10, sur une seconde portion 17 les flancs peuvent être sensiblement parallèles comme sur la figure 1A.

Mais généralement on cherche, pour une largeur de tranchée donnée, à augmenter le volume de la cavité vide 13 pour réduire la capacité d'isolement en

minimisant l'épaisseur du matériau électriquement isolant 12 qui délimite la cavité vide 13. En effet, la permittivité relative de l'air ou des gaz résiduels se trouvant dans la cavité 13 est bien inférieure à celle du matériau électriquement isolant 12. Dans ce cas, il est préférable que les flancs 11 comportent une seconde portion 18 évasée depuis le col 15 vers le fond 10. Le profil des flancs 11 ressemble à celui d'une bouteille. Le fond 10 peut être arrondi. Cette variante est illustrée à la figure 1B.

Il est possible d'augmenter encore le volume de la cavité vide 13 en configurant les flancs 11 de manière à ce qu'ils comportent une seconde portion 19 évasée et bombée entre le col 15 et le fond 10. Le profil des flancs avec une telle concavité s'apparente à celui d'une bonbonne. Cette variante est illustrée à la figure 1C. Le fond 10 est représenté arrondi, mais il aurait pu être sensiblement plat. Un fond arrondi est préférable pour éviter les contraintes dues aux accidents de forme risquant de survenir avec un fond plat.

Les pentes des secondes portions 18 ou 19 sont dites négatives et l'intérêt de flancs à pente négative est de minimiser l'épaisseur du matériau électriquement isolant 12.

On va maintenant décrire un procédé de réalisation d'une tranchée d'isolement profonde conforme à l'invention dans un substrat semi-conducteur 1. On se réfère aux figures 2A à 2H.

Cette tranchée va être réalisée en début de procédé de fabrication avant que des transistors

n'aient été réalisés. Toutefois, la tranchée d'isolement profonde devant isoler un transistor (non représenté) du substrat, on a déjà réservé dans le substrat semi-conducteur 1, que l'on suppose en silicium, des zones actives dopées enterrées 2, 3 de types opposés N⁺ et P⁺ respectivement. On suppose également que le substrat 1 a été épitaxié en surface après réservation des zones enterrées. Le substrat semi-conducteur 1 est de préférence recouvert d'isolant qui servira ultérieurement notamment lors de la réalisation des transistors, on trouve d'abord une mince couche d'oxyde 4, dans l'exemple de l'oxyde de silicium, qui recouvre le substrat semi-conducteur 1 puis une couche de nitrure sacrificiel 5, dans l'exemple du nitrure de silicium, qui recouvre l'oxyde. La couche de nitrure peut avoir une épaisseur comprise, par exemple, entre 5 et 20 nanomètres (figure 2A).

On commence par un dépôt de matériau électriquement isolant 6 qui va servir de masque dur pour la gravure de la tranchée d'isolement profonde. Dans l'exemple, le matériau électriquement isolant est par exemple de l'oxyde de silicium déposé par réactions chimiques en phase vapeur et plus précisément par décomposition de tétraéthylorthosilicate connu sous l'abréviation TEOS. L'épaisseur d'oxyde est comprise par exemple entre 200 et 400 nanomètres. A cause de la profondeur à graver une résine photosensible seule ne conviendrait pas.

L'étape suivante est un dépôt de résine photosensible 7 sur la couche d'oxyde 6 précédente (figure 2B).

On va ensuite déterminer le motif de la tranchée profonde en transférant le motif approprié, qui correspond à l'ouverture 9 de la tranchée, sur la résine 7 et en la développant.

5 Une première étape de gravure intervient pour former une ouverture dans le masque dur 6, cette ouverture correspondant à celle 9 de la tranchée. En ouvrant le masque dur 6, on en profite pour mettre à nu le silicium du substrat 1 et donc pour graver le
10 nitrure 5 et l'oxyde fin 4. Cette gravure peut être une gravure par plasma en utilisant un gaz qui attaque le nitrure et l'oxyde et qui est sélectif vis à vis du silicium (figure 2C).

15 L'étape suivante est une étape de retrait de la résine 7 (figure 2D).

Il va falloir ensuite graver les flancs 11 et le fond 10 de la tranchée profonde. La gravure est une gravure sèche assistée par plasma par exemple de type réactive RIE. Cette gravure va se faire en deux
20 temps pour pouvoir obtenir le profil requis avec le col 15 et les deux portions 16 et 17 ou 18, ou 19 de part et d'autre du col 15. On commence par graver la première portion 16 qui est évasée depuis le col 15 en s'éloignant du fond 10 ou à l'inverse qui se rétrécit
25 depuis l'ouverture 9 en allant vers le col 15 puisque c'est dans cette direction que s'effectue la gravure.

La profondeur de cette première portion 16 est comprise par exemple entre 0,2 et 1 micromètre à partir de la surface du substrat semi-conducteur.
30 L'inclinaison des flancs de la première portion 16 évasée peut être comprise entre environ 50 et 85 degrés

par rapport à la surface du substrat 1 qui est recouverte du masque 6. La pente a une grande importance pour être sûr de bien obtenir la cavité vide lorsqu'on remplira la tranchée. Dans l'art antérieur, on cherchait au contraire à remplir totalement la tranchée d'isolement en évitant de former des vides et les flancs étaient parallèles sur toute la profondeur de la tranchée.

La gravure de la première portion 16 évasée se fait avec un mélange gazeux à base d'acide bromhydrique HBr et d'oxygène O_2 et d'hexafluorure de soufre SF_6 . Ce mélange gazeux attaque le matériau du substrat de manière anisotrope, cela permet de réaliser la pente souhaitée. A cause de la présence de l'oxygène, il se forme de l'oxyde de silicium qui se dépose sur les flancs 11 et au fond 10. Or l'acide bromhydrique HBr ne grave pas l'oxyde ainsi créé, seul l'hexafluorure de soufre SF_6 peut graver cet oxyde. Les proportions des trois gaz sont ajustées pour obtenir le profil souhaité pour la première portion 16 évasée. La gravure de l'oxyde déposé au fond se fait de manière beaucoup plus rapide que celle de l'oxyde déposé sur les flancs.

Lorsqu'on arrive au col 15, on change les proportions des gaz du mélange pour pouvoir graver la seconde portion 17, 18 ou 19 de flancs comprise entre le fond 10 et le col 15 et qui possède une pente différente de celle de la première portion 16. Le mélange gazeux contient une plus grande quantité d'hexafluorure de soufre SF_6 pour pouvoir continuer la gravure en profondeur avec la pente souhaitée. La

seconde portion des flancs aura, de préférence, une profondeur supérieure à environ 3 micromètres. Cette étape est illustrée à la figure 2E.

L'ajustement des proportions des gaz dans le mélange gazeux, de la pression dans l'enceinte utilisée et de la puissance haute fréquence pour créer le plasma permet de déterminer le taux d'anisotropie et la vitesse de gravure et ces deux facteurs définissent la pente et la profondeur des différentes portions. On contrôle alors parfaitement pente et profondeur pendant la gravure.

On peut faire, de manière classique, au niveau de la tranchée profonde qui vient d'être gravée, une implantation ionique, de type opposé à celui du substrat 1, de façon à dévier des lignes de courant qui prennent naissance dans le substrat 1 en vue d'éviter des fuites de courant.

On élimine ensuite le masque dur 6 et les résidus de gravure, ces résidus comprennent l'oxyde qui s'est formé pendant la gravure de la tranchée (figure 2F). L'oxyde qui s'est formé dans la tranchée profonde lors de sa gravure n'est pas représenté car il est très fin. Cette élimination peut se faire chimiquement dans un bain d'acide fluorhydrique HF dilué par exemple.

On peut ensuite soumettre la tranchée profonde à un recuit par exemple de type RTO (Rapid Thermal Oxidation pour oxydation thermique rapide) de manière à restaurer l'état de surface de ses flancs et de son fond endommagés par la gravure et donc de limiter la circulation de courants de fuite qui

pourrait prendre naissance au niveau de ces surfaces endommagées.

L'étape suivante est une étape de remplissage de la tranchée de matériau électriquement isolant en créant la cavité vide 13 et le bouchon de fermeture 14 (figure 2G). Ce dépôt de matériau électriquement isolant 12 qui dans l'exemple est de l'oxyde de silicium peut se faire par réactions chimiques en phase vapeur CVD, réactions chimiques en phase vapeur assistées par plasma PECVD avec au moins un précurseur rendant le dépôt non conforme sous par plasma haute densité.

Un dépôt non conforme se fait plus rapidement sur les surfaces horizontales que sur les surfaces verticales. Ce dépôt se fait donc plus rapidement sur la première portion 16 évasée et sur la surface du substrat 1 que sur la seconde portion 17, 18, 19 et sur le fond 10. Le bouchon 14 se forme dans la partie la plus étroite de la première portion évasée 16 au voisinage du col 15. Il ferme donc en profondeur la cavité vide 13 située entre le fond 10 et le col 15.

Comme précurseur on peut utiliser du TEOS ou du silane SiH_4 .

Le matériau électriquement isolant 12 peut être dopé par exemple l'oxyde de silicium peut être dopé au bore ou au phosphore. Une étape de recuit thermique intervient ensuite pour faire fluer le matériau électriquement isolant ce qui permet d'ajuster la position du bouchon de fermeture 14.

Une telle tranchée d'isolement profonde est particulièrement robuste, les couches enterrées 2, 4

qui viennent en butée contre ses flancs 11 sont bloquées lors de traitements thermiques ultérieurs. Il n'est plus nécessaire de réaliser une implantation P+ en fond de tranchée profonde comme dans l'art antérieur où la tranchée traversait une zone enterrée.

Pour terminer, on peut par exemple par un polissage mécano-chimique ôter l'oxyde 12 ainsi déposé et se trouvant en surface et si nécessaire réaliser une étape de planarisation en surface (figure 2H).

Dans les circuits bipolaires et BiCMOS, les tranchées d'isolement profondes coopèrent avec des tranchées d'isolement peu profondes connues sous la dénomination anglosaxonne de STI pour Shallow Trench Isolation. Par tranchée d'isolement peu profonde, on entend une tranchée dont la profondeur est inférieure à celle des caissons dans lesquels sont placés les transistors.

La tranchée d'isolement peu profonde 30 comporte des flancs 31, un fond 32 et est pleine de matériau électriquement isolant 33. Son fond 32 débouche dans la première portion 16 évasée de la tranchée d'isolement profonde référencée 20. Cette coopération est représentée à la figure 3. Le fond 32 de la tranchée peu profonde 30 est plus large que l'ouverture 9 de la tranchée d'isolement profonde, c'est à dire plus large que la plus grande largeur de la première portion 16 évasée.

La réalisation de la tranchée d'isolement peu profonde peut se faire après celle de la tranchée d'isolement profonde.

Mais on peut également débiter la réalisation de la tranchée d'isolement peu profonde avant de débiter celle de la tranchée d'isolement profonde et dans ce cas des étapes sont communes pour la réalisation des deux tranchées d'isolement.

On va voir maintenant un procédé de réalisation de tranchées d'isolement profondes qui inclut la réalisation de tranchées d'isolement peu profondes.

On part d'un substrat 1 de même nature que celui représenté à la figure 2A avec sa couche d'oxyde 4 et sa couche de nitrure sacrificiel 5. On commence par graver la tranchée d'isolement peu profonde 30. On effectue une étape de lithographie avec un dépôt de résine 40 sur la couche de nitrure 5, le transfert du motif approprié qui correspond à l'ouverture 9 de la tranchée sur la résine, le développement de la résine 40. La gravure de la tranchée peu profonde se fait ensuite par plasma. On réalise cette fois ci une gravure anisotrope (figure 4A).

L'étape suivante est une étape de retrait de la résine 40.

Ensuite on dépose le matériau électriquement isolant 6 qui va servir de masque dur pour la gravure de la tranchée d'isolement profonde 30. Il va recouvrir les flancs 31 et le fond 32 de la tranchée d'isolement peu profonde 30. Cette étape a été décrite à la figure 2B. On va ensuite réaliser les étapes décrites aux figures 2B et suivantes à savoir l'étape de lithographie avec de la résine référencée 41, conduisant à la gravure du masque dur 6 (figure

4B), le retrait de la résine 41. On peut alors débiter la gravure de la tranchée d'isolement profonde comme décrit précédemment. Cette étape est illustrée à la figure 4C, elle se fait depuis le fond 32 de la tranchée d'isolement peu profonde 30.

On peut ensuite faire l'implantation ionique dans la tranchée d'isolement profonde.

L'étape suivante est une étape d'élimination du masque dur 6 ainsi que de l'oxyde qui s'est formé dans la tranchée profonde.

Pour restaurer l'état de surface des flancs et fonds des deux tranchées d'isolement, il est possible de les soumettre au recuit de type RTO.

L'étape suivante est l'étape de remplissage des tranchées en aménageant le vide dans la tranchée d'isolement profonde 20 et en remplissant totalement la tranchée d'isolement 30 peu profonde.

Cette étape peut se faire comme précédemment avec le dépôt non conforme du matériau électriquement isolant 12 qui conduit à la formation du bouchon 14 dans le substrat 1 mais également au remplissage de la tranchée d'isolement peu profonde (figure 4D).

A l'issue de cette étape, la tranchée d'isolement peu profonde 30 peut ne pas être emplie totalement. On termine donc de la remplir en réalisant par CVD par exemple un dépôt 33 de matériau électriquement isolant conforme. Dans l'exemple on peut terminer par un polissage mécano-chimique avec arrêt dans le nitrure 5 de manière à obtenir une surface plane (figure 4E).

La présente invention n'est pas limitée ni aux matériaux, ni aux techniques de dépôt et de gravure cités dans les exemples décrits.

La présente invention concerne également,
5 comme représenté schématiquement sur la figure 5, un
appareillage électronique ou électrique 50 muni d'un
dispositif semi-conducteur 51 incluant au moins un
circuit intégré 52 sur un substrat 53, ce circuit
intégré 52 ayant des composants ou des ensembles de
10 composants 54 entourés par au moins une tranchée
d'isolement profonde 55 ainsi décrite. Comme
appareillage électronique ou électrique, on peut citer
par exemple un téléphone mobile ou un amplificateur de
ligne utilisé dans des bases pour communications de
15 téléphonie sans fil.

REVENDICATIONS

1. Tranchée d'isolement profonde comportant des flancs (11) et un fond (10) dans un substrat semi-conducteur (1), caractérisée en ce que les flancs (11) et le fond (10) sont tapissés d'un matériau électriquement isolant (12), ce même matériau délimitant une cavité vide (13) et formant un bouchon (14) de fermeture de la cavité (13), les flancs (11) de la tranchée étant configurés avec un col (15) qui détermine la position en profondeur du bouchon (14) et une première portion (16) qui s'évase depuis le col (15) en s'éloignant du fond (10).

2. Tranchée d'isolement profonde selon la revendication 1, caractérisée en ce que la première portion (16) a une profondeur dans le substrat semi-conducteur (1) comprise entre environ 0,2 et 1 micromètre.

20

3. Tranchée d'isolement profonde selon l'une des revendications 1 ou 2, caractérisée en ce que la première portion (16) a une pente qui fait un angle compris entre environ 50 et 85 degrés.

25

4. Tranchée d'isolement profonde selon l'une des revendications 1 à 3, caractérisée en ce que la plus grande largeur de la première portion (16) est égale à environ deux fois la largeur du col (15).

30

5. Tranchée d'isolement profonde selon l'une des revendications 1 à 4, caractérisée en ce que les flancs (11) comportent une seconde portion (17) entre le col (15) et le fond (10) dans laquelle ils sont sensiblement parallèles.

6. Tranchée d'isolement profonde selon l'une des revendications 1 à 4, caractérisée en ce que les flancs (11) comportent une seconde portion (18) entre le col (15) et le fond (10), cette seconde portion (18) s'évasant depuis le col (15) en s'en rapprochant du fond (10).

7. Tranchée d'isolement profonde selon l'une des revendications 1 à 4, caractérisée en ce que les flancs (11) comportent une seconde portion (18) entre le col (15) et le fond (10), cette seconde portion (18) étant évasée et bombée.

8. Tranchée d'isolement profonde selon l'une des revendications 1 à 7, caractérisée en ce que le fond (10) est sensiblement plat.

9. Tranchée d'isolement profonde selon l'une des revendications 1 à 7, caractérisée en ce que le fond (10) est arrondi.

10. Tranchée d'isolement profonde selon l'une des revendications 1 à 9, destinée à coopérer avec une tranchée d'isolement peu profonde (30) creusée dans le substrat semi-conducteur (1), comportant un

fond (32) et des flancs (31), pleine de matériau électriquement isolant (12, 33), caractérisée en ce que la partie la plus large de la première portion (16) débouche dans le fond (32) de la tranchée d'isolement peu profonde (30).

11. Circuit intégré, caractérisé en ce qu'il comporte au moins une tranchée d'isolement profonde selon l'une quelconque des revendications 1 à 10.

12. Appareillage électronique, pour électriquement caractérisé en ce qu'il comporte au moins un circuit intégré selon la revendication 11.

13. Procédé de réalisation d'une tranchée d'isolement profonde dans un substrat semi-conducteur (1), cette tranchée possédant un fond (10), des flancs (11) et une ouverture (9), caractérisé en ce qu'il comporte les étapes suivantes :

20 dépôt sur le substrat (1) d'une couche de matériau électriquement isolant pour réaliser un masque dur (6) ;

 gravure dans le masque dur (6) d'une ouverture correspondant à celle (9) de la tranchée ;

25 gravure à travers le masque dur (6) dans le matériau semi-conducteur des flancs (11) et du fond (10) de la tranchée en prévoyant un col (15) entre le fond (10) et l'ouverture (9) et en réalisant une première portion (16) des flancs (11) qui est rétrécie
30 depuis l'ouverture (9) vers le col (15) puis une

seconde portion (17, 18, 19) des flancs (11) comprise entre le col (15) et le fond (10) ;

élimination du masque dur (6) ;

dépôt non conforme d'un matériau
5 électriquement isolant (12) qui tapisse les flancs (11) et le fond (10), qui délimite une cavité vide (13) et qui forme un bouchon (14) pour fermer la cavité (13).

14. Procédé de réalisation d'une tranchée
10 d'isolement profonde selon la revendication 13, caractérisé en ce que la gravure se fait par plasma avec un mélange gazeux ayant de premières proportions pour réaliser la première portion (16) des flancs (11) et de secondes proportions pour réaliser la seconde
15 portion (17, 18, 19) des flancs (11).

15. Procédé de réalisation d'une tranchée d'isolement profonde selon la revendication 14, caractérisé en ce que le mélange gazeux contient de
20 l'acide bromhydrique HBr, de l'oxygène O₂ et de l'hexafluorure de soufre SF₆.

16. Procédé de réalisation d'une tranchée d'isolement profonde selon l'une des revendications 14
25 ou 15, caractérisé en ce que le mélange gazeux contient une plus grande proportion d'hexafluorure de soufre SF₆ pour réaliser la seconde portion (17, 18, 19) des flancs (11) qu'il n'en contient pour réaliser la première portion (16) des flancs (11).

17. Procédé de réalisation d'une tranchée d'isolement profonde selon l'une des revendications 13 à 16, caractérisé en ce que le matériau électriquement isolant (12) déposé pour tapisser les flancs (11) et le fond (10) est dopé, l'étape de dépôt étant suivie d'une étape de recuit thermique provoquant un fluage du matériau électriquement isolant (12).

18. Procédé de réalisation d'une tranchée d'isolement profonde selon l'une des revendications 13 à 17, caractérisé en ce qu'il comporte une étape de retrait de la surface du matériau électriquement isolant (12) déposé pour tapisser le fond (10) et les flancs (11), suivie si nécessaire d'une étape de planarisation.

19. Procédé de réalisation d'une tranchée d'isolement profonde selon l'une des revendications 13 à 18, caractérisé en ce qu'il comporte après l'étape de gravure une étape de recuit thermique visant à restaurer l'état de surface des flancs (11) et du fond (10).

20. Procédé de réalisation d'une tranchée d'isolement profonde selon l'une des revendications 13 à 19, caractérisé en ce qu'il comporte après l'étape de gravure, une étape d'implantation ionique au niveau de la tranchée, cette implantation ionique étant d'un type opposé au type du substrat semi-conducteur (1).

21. Procédé de réalisation d'une tranchée d'isolement profonde selon l'une des revendications 13 à 20, cette tranchée d'isolement profonde étant destinée à coopérer avec une tranchée d'isolement peu profonde (30) avec des flancs (31) et un fond (32), l'ouverture (9) de la tranchée d'isolement profonde débouchant dans le fond (32) de la tranchée d'isolement peu profonde (30), caractérisé en ce qu'il comporte une étape de gravure de la tranchée d'isolement peu profonde (30) avant l'étape de dépôt du matériau électriquement isolant réalisant le masque dur (6).

22. Procédé de réalisation d'une tranchée d'isolement profonde selon la revendication 21, caractérisé en ce que l'étape de dépôt non conforme du matériau électriquement isolant (12) contribue à remplir la tranchée d'isolement peu profonde (30).

1 / 9

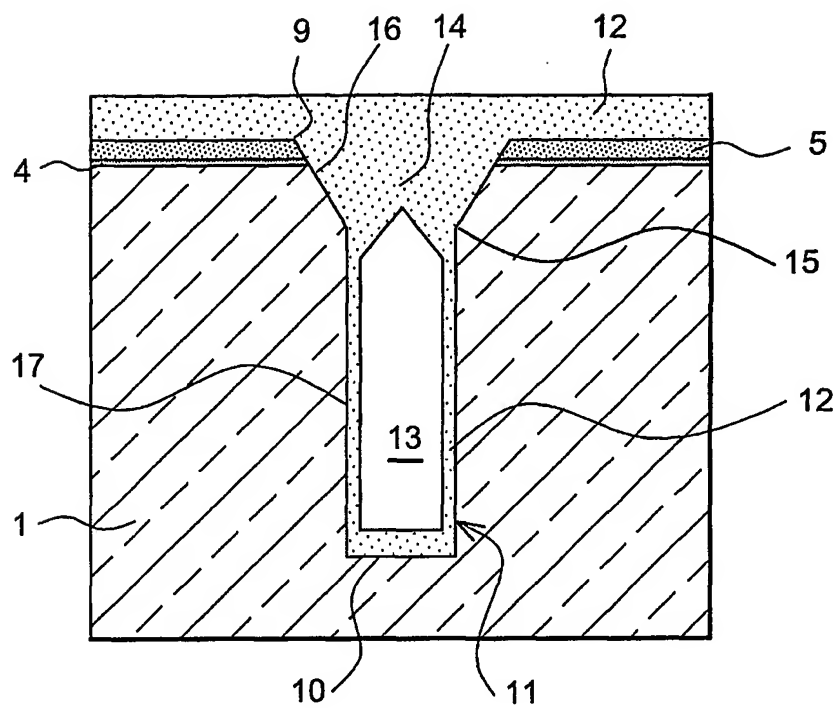


FIG. 1A

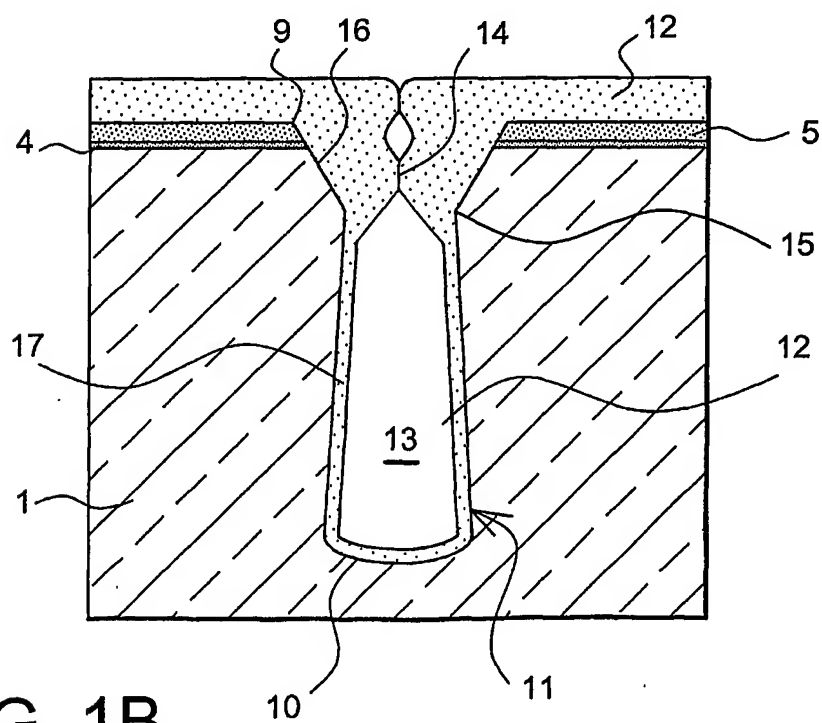


FIG. 1B

2 / 9

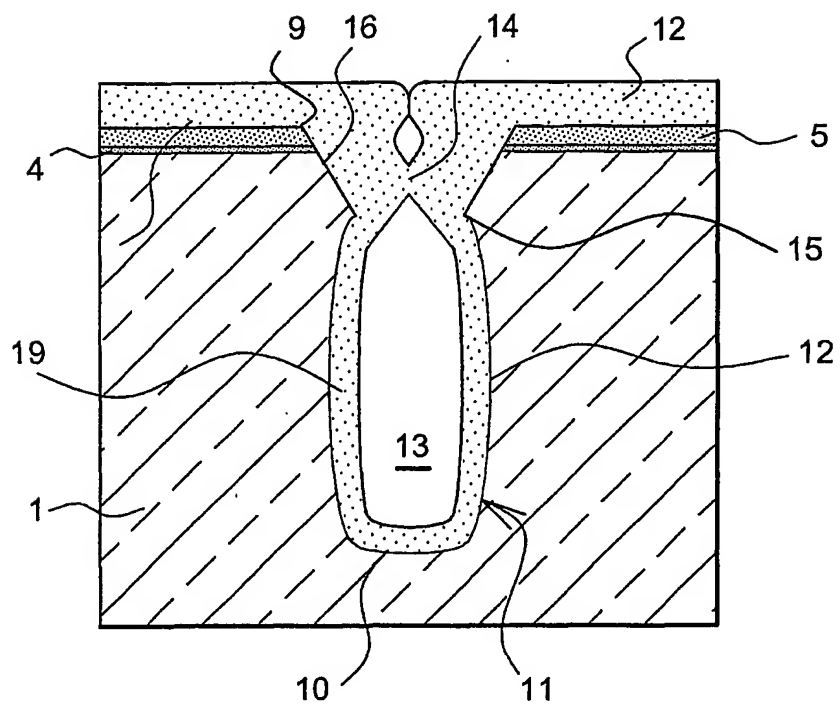


FIG. 1C

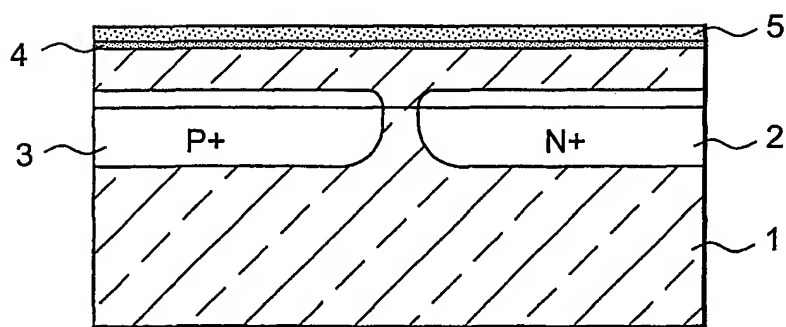


FIG. 2A

3 / 9

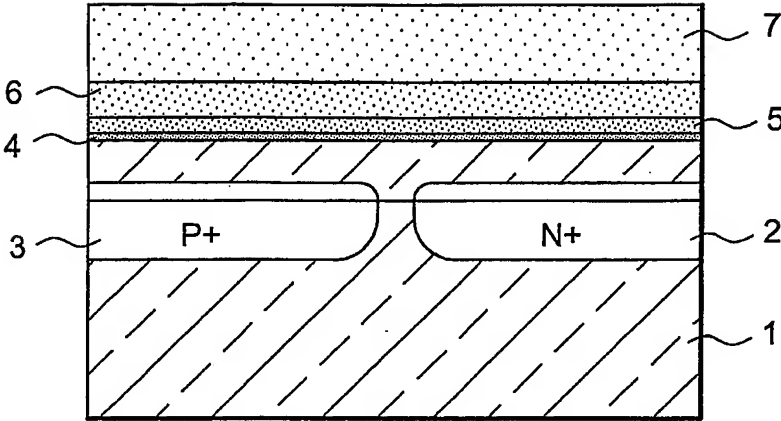


FIG. 2B

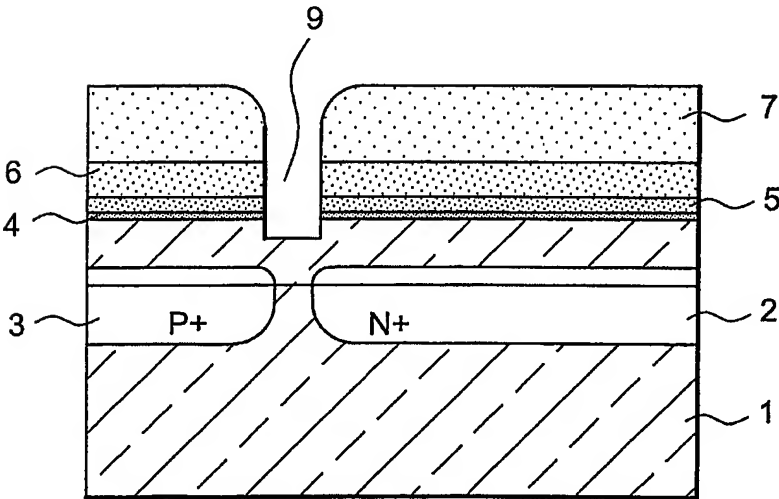


FIG. 2C

4 / 9

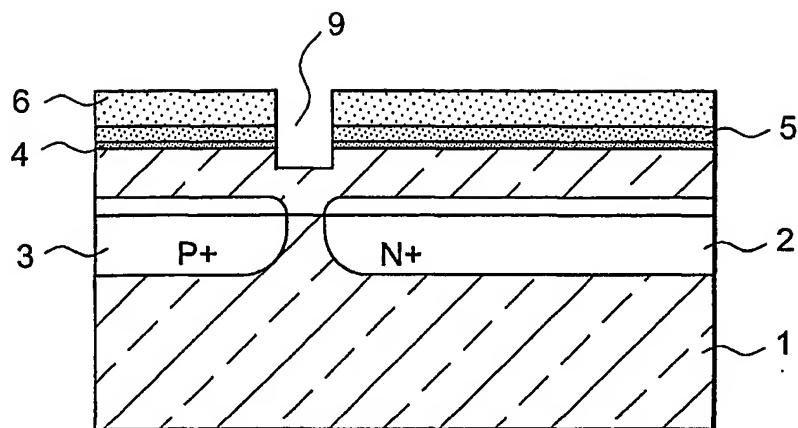


FIG. 2D

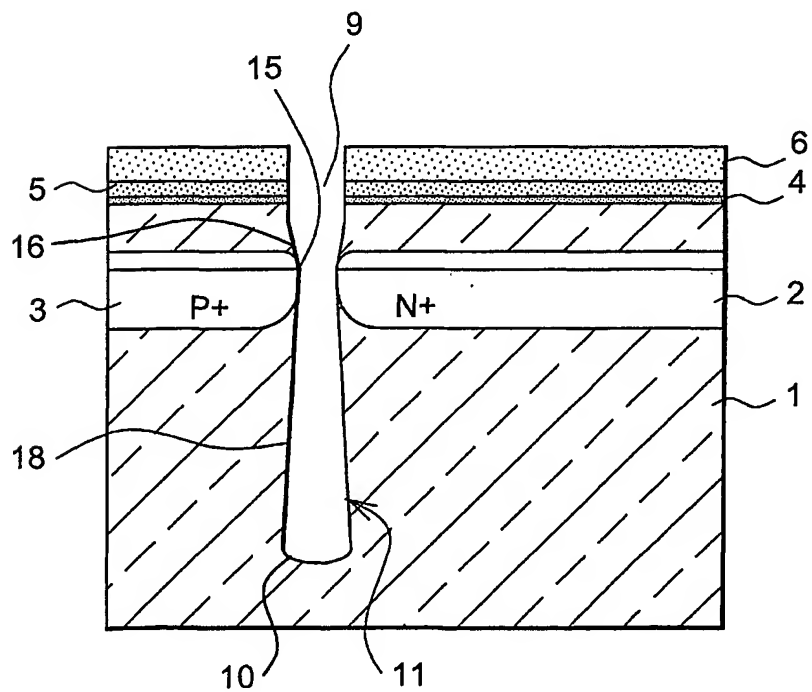


FIG. 2E

5 / 9

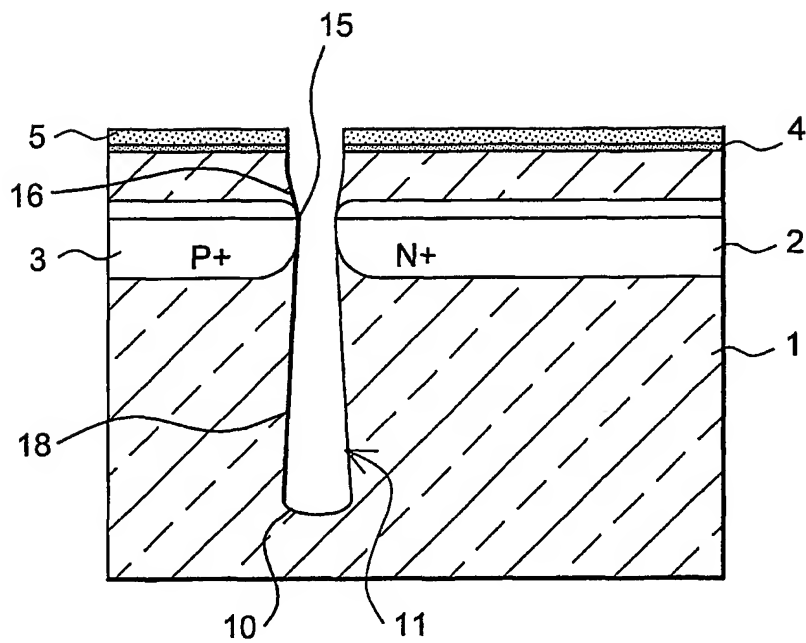


FIG. 2F

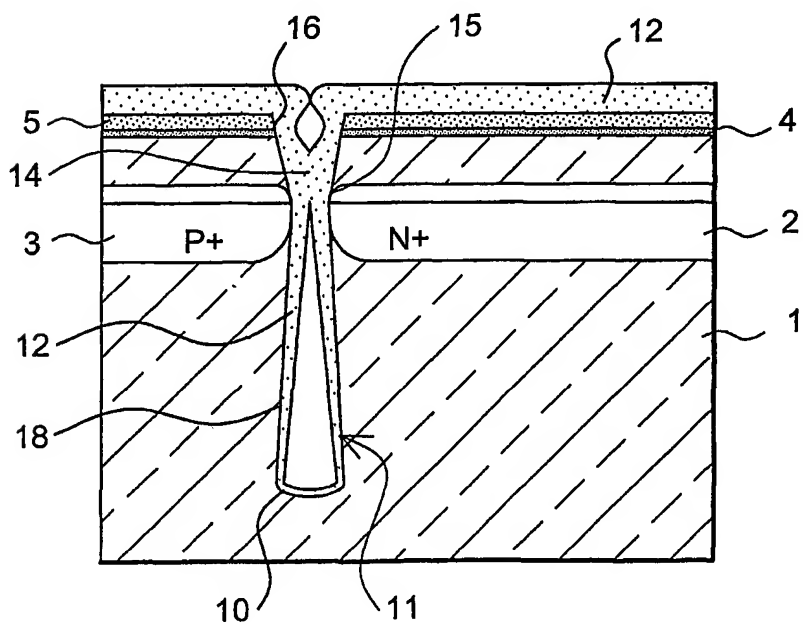


FIG. 2G

6 / 9

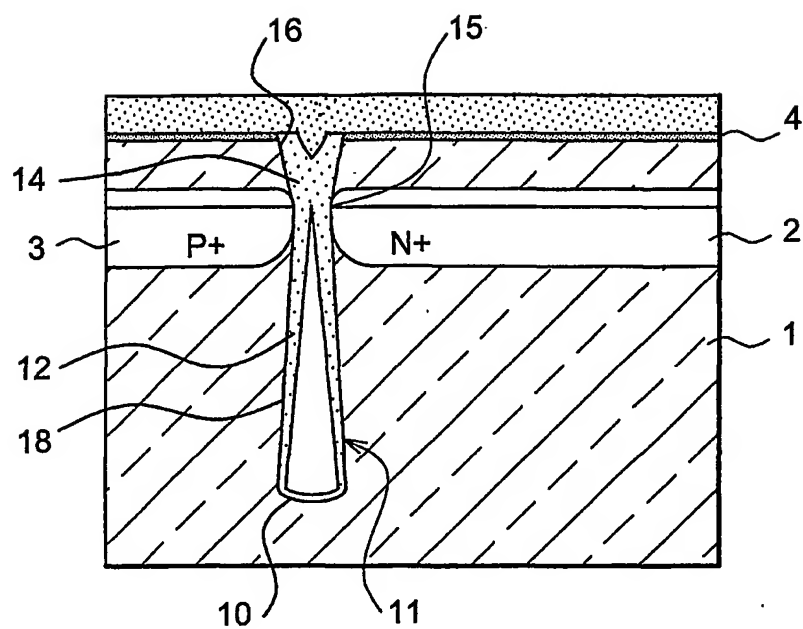


FIG. 2H

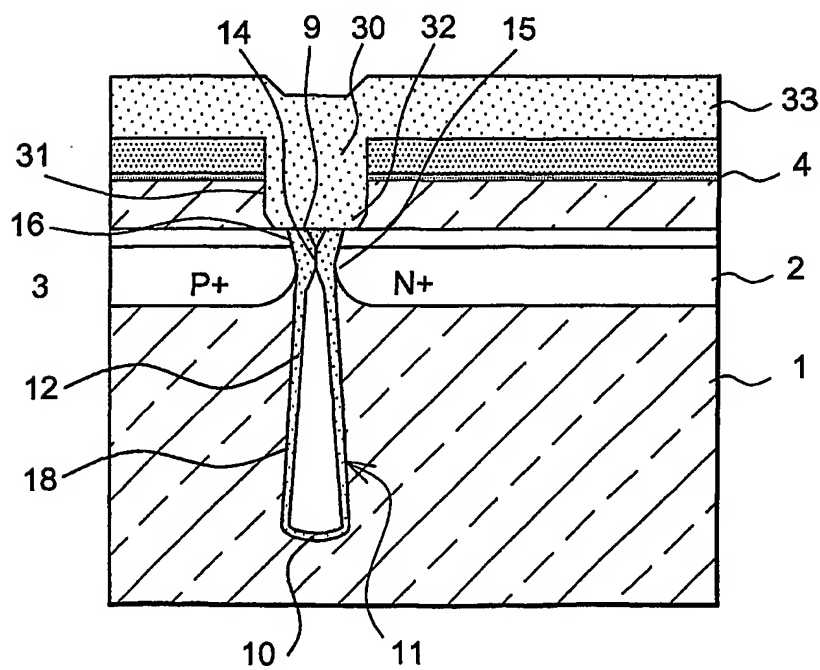


FIG. 3

7 / 9

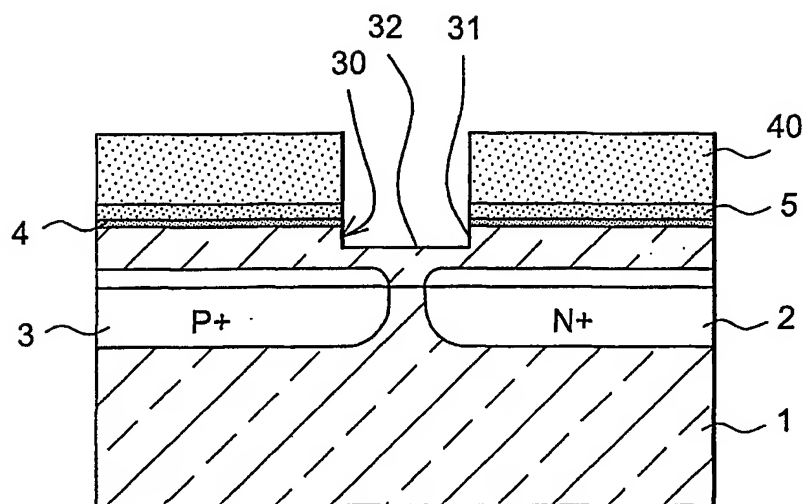


FIG. 4A

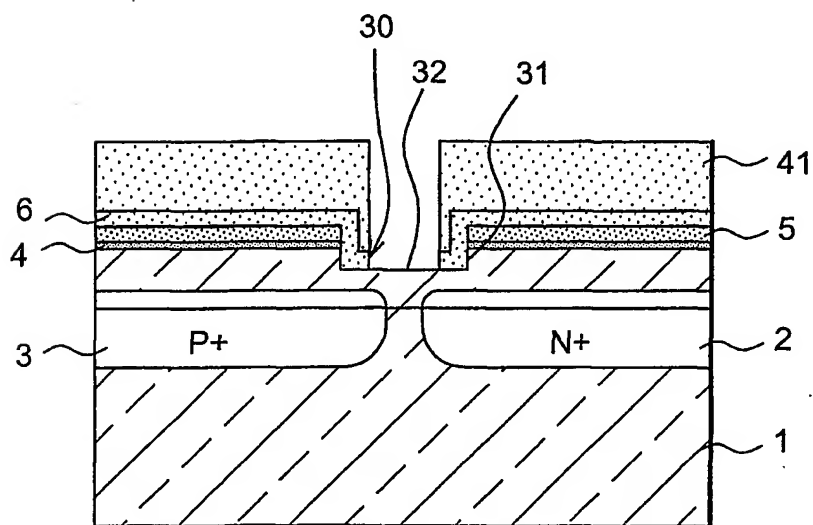


FIG. 4B

8 / 9

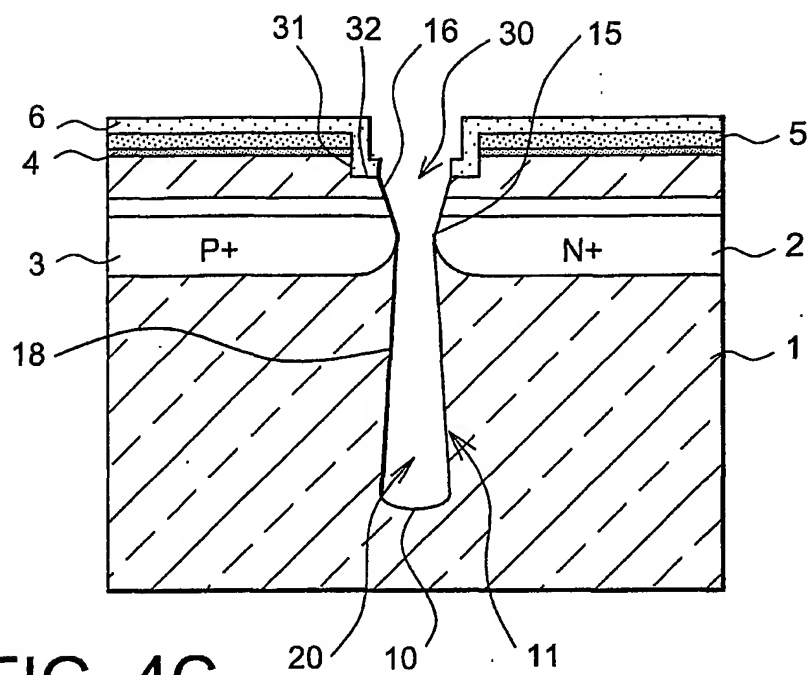


FIG. 4C

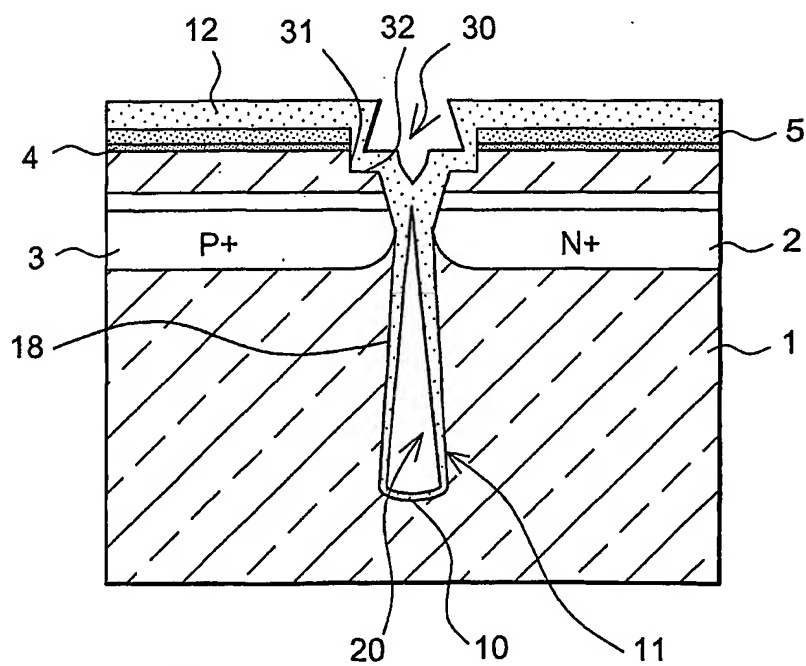


FIG. 4D

9 / 9

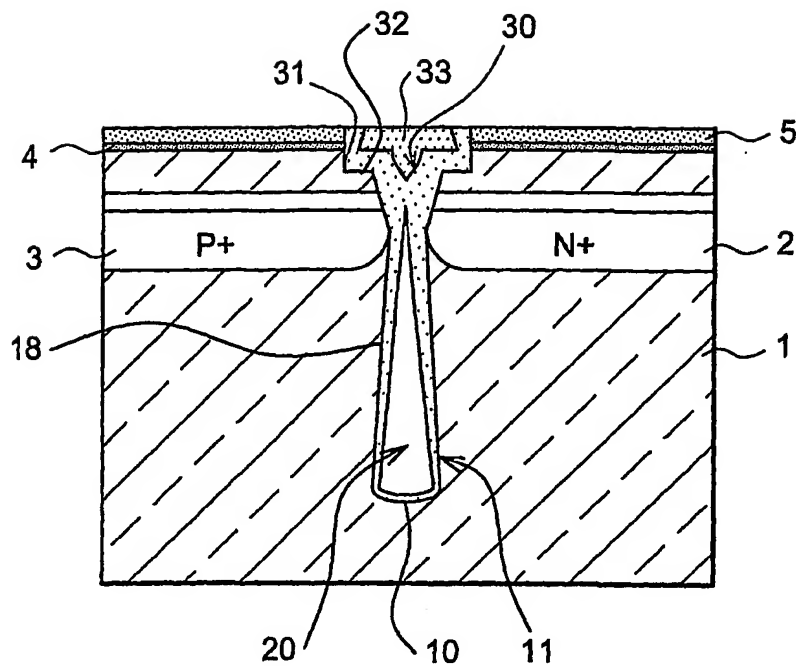


FIG. 4E

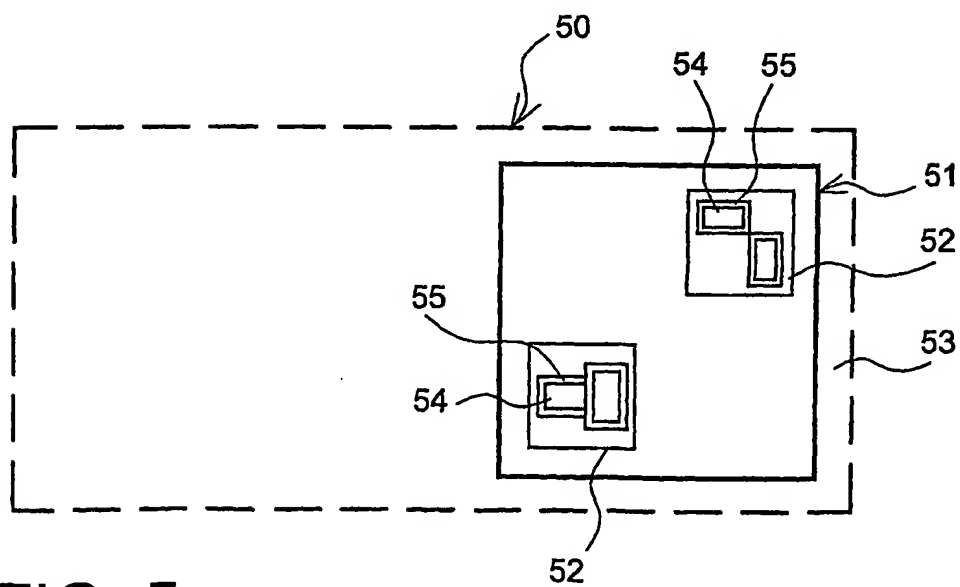


FIG. 5